

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/003846

International filing date: 07 March 2005 (07.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-085969
Filing date: 24 March 2004 (24.03.2004)

Date of receipt at the International Bureau: 12 May 2005 (12.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

09. 3. 2005

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2004年 3月24日
Date of Application:

出願番号 特願2004-085969
Application Number:

パリ条約による外国への出願に用いる優先権の主張の基礎となる出願の国コードと出願番号
The country code and number of your priority application, to be used for filing abroad under the Paris Convention, is

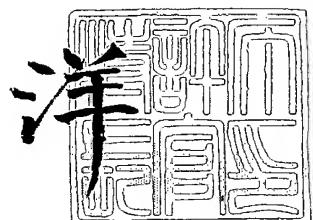
JP 2004-085969

出願人 株式会社アライドマテリアル
Applicant(s):

2005年 4月19日

特許庁長官
Commissioner,
Japan Patent Office

小川



【書類名】 特許願
【整理番号】 P04005
【あて先】 特許庁長官殿
【国際特許分類】 H01L 23/14
【発明者】
 【住所又は居所】 兵庫県伊丹市昆陽北一丁目 1 番 1 号 株式会社アライドテック内
 【氏名】 ▲高▼島 浩一
【発明者】
 【住所又は居所】 兵庫県伊丹市昆陽北一丁目 1 番 1 号 株式会社アライドテック内
 【氏名】 上武 和弥
【特許出願人】
 【識別番号】 000220103
 【住所又は居所】 東京都台東区北上野二丁目 23 番 5 号
 【氏名又は名称】 株式会社アライドマテリアル
【代理人】
 【識別番号】 100099922
 【弁理士】
 【氏名又は名称】 甲田 一幸
【手数料の表示】
 【予納台帳番号】 205421
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】特許請求の範囲**【請求項 1】**

銅とタングステンを含む合金、銅とモリブデンとを含む合金、銅とタングステンとモリブデンとを含む合金、アルミニウムと炭化シリコンを含む複合材料、および、シリコンと炭化シリコンとを含む複合材料からなる群より選ばれた1種の材料からなる基材と、

前記基材の少なくとも一部の表面の上に形成された電気絶縁膜とを備え、

前記電気絶縁膜は、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜および酸化シリコン膜からなる群より選ばれた少なくとも1種の膜からなる複数層を含む、半導体装置用基板。

【請求項 2】

前記電気絶縁膜の厚みは、前記基材の表面粗さ以上である、請求項1に記載の半導体装置用基板。

【請求項 3】

前記基材の表面粗さはR_{max}で0.1μm以上20μm以下である、請求項2に記載の半導体装置用基板。

【請求項 4】

欠陥部の深さが前記電気絶縁膜の厚みの2/3以下である、請求項1から請求項3までのいずれか1項に記載の半導体装置用基板。

【請求項 5】

前記電気絶縁膜は、半導体素子が搭載される前記基材の表面の上に形成されている、請求項1から請求項4までのいずれか1項に記載の半導体装置用基板。

【請求項 6】

前記銅とタングステンを含む合金、銅とモリブデンとを含む合金、および、銅とタングステンとモリブデンとを含む合金は、銅を5質量%以上40質量%以下含む、請求項1から請求項5までのいずれか1項に記載の半導体装置用基板。

【請求項 7】

前記アルミニウムと炭化シリコンを含む複合材料は、アルミニウムを20質量%以上90質量%以下含む、請求項1から請求項5までのいずれか1項に記載の半導体装置用基板。

【請求項 8】

前記シリコンと炭化シリコンとを含む複合材料は、シリコンを10質量%以上35質量%以下含む、請求項1から請求項5までのいずれか1項に記載の半導体装置用基板。

【請求項 9】

銅とタングステンを含む合金、銅とモリブデンとを含む合金、銅とタングステンとモリブデンとを含む合金、アルミニウムと炭化シリコンを含む複合材料、および、シリコンと炭化シリコンとを含む複合材料からなる群より選ばれた1種の材料からなる基材と、

前記基材の少なくとも一部の表面の上に形成された電気絶縁膜と、

前記電気絶縁膜の上に接着された半導体素子とを備え、

前記電気絶縁膜は、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜および酸化シリコン膜からなる群より選ばれた少なくとも1種の膜からなる複数層を含む、半導体装置。

【書類名】明細書

【発明の名称】半導体装置用基板と半導体装置

【技術分野】

【0001】

この発明は、一般的には半導体装置用基板と半導体装置に関し、特定的にはMPU(Micro Processing Unit)等の半導体素子を搭載した半導体装置を構成するヒートシンク、放熱基板、ハウジング等に用いられる基板に関するものである。

【背景技術】

【0002】

図7は、従来のMPUを搭載した半導体装置の概略的な構成を示す断面図である。

【0003】

図7に示すように、たとえば、高い熱伝導性を有する銅-タングステン合金からなる基材1の外周面にはニッケルのめっき層2が形成されている。めっき層2の表面上には、高い熱伝導性を示す、金属を含む導電性樹脂層4を介して半導体素子としての半導体チップ5が接着されて固着されている。半導体チップ5を覆うようにセラミックパッケージ6が配置され、めっき層2の表面上に導電性樹脂層4を介して接着されて固着されている。このようにして、従来の半導体装置が構成されている。

【0004】

特開昭58-15241号公報（特許文献1）には、熱膨張係数が搭載する半導体素子と近似し、かつ熱放散性に優れた半導体装置用基板として、金属板にAl₂O₃、ダイヤモンド等の絶縁体薄膜を形成したものが提案されている。

【0005】

また、特開昭60-128625号公報（特許文献2）には、熱抵抗が低く、かつ高周波信号に対する影響の少ない半導体素子搭載用基板として、金属基板にダイヤモンド、疑似ダイヤモンド状カーボン膜またはこれらの混合物質からなる電気絶縁層を形成したものが提案されている。

【0006】

さらに、特開昭61-194842号公報（特許文献3）には、電気絶縁性被覆層に発生するピンホールとクラックの問題を解決するために、銅-タングステン合金または銅-モリブデン合金からなる主金属板と、これと張り合わせた、少なくとも表面の一部に電気絶縁性のAl₂O₃、ダイヤモンド等の被覆層を有するタングステン板またはモリブデン板とからなる半導体素子搭載用基板が提案されている。

【0007】

特開平10-284643号公報（特許文献4）には、銅-タングステンまたは銅-モリブデン等の合金からなる基板材料について樹脂との接合における接合強度を改善するために、タングステンおよび／またはモリブデン-銅合金からなる基材と、基材の樹脂接合すべき面に形成されたアルミニウム被覆層と、アルミニウム被覆層の表面の自然酸化による厚み10～800オングストロームの酸化層とを有する半導体装置用基板が提案されている。

【特許文献1】特開昭58-15241号公報

【特許文献2】特開昭60-128625号公報

【特許文献3】特開昭61-194842号公報

【特許文献4】特開平10-284643号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

図7に示される半導体装置において、MPUの高速化に伴い、半導体チップ5の駆動電圧のより一層の安定化が求められている。ところが、半導体チップ5と基材1とは導電性樹脂層4により接着されているので、微少電流が半導体チップ5の背面部から導電性樹脂層4、めっき層2を通じて基材1に流れれる。このため、半導体チップ5を駆動させる電流

が基材1側に流れることにより、駆動電圧が不安定になるという問題があった。

【0009】

また、上記公報に記載されているように種々の電気絶縁性の被覆層を基板の上に形成することが提案されている。しかしながら、被覆層の表面に不可避的に発生する微小欠陥が存在することがあり、この場合、導電性樹脂層を介して基板と半導体チップとを接着した場合、上述のような半導体チップの駆動電圧のより一層の安定化を図るために必要な高い電気絶縁性を保つことが困難であるという問題があった。

【0010】

そこで、この発明の目的は、搭載される半導体素子の駆動電圧のより一層の安定化を図ることが可能な半導体装置用基板の構成を提供することである。

【課題を解決するための手段】

【0011】

この発明に従った半導体装置用基板は、基材と、この基材の少なくとも一部の表面の上に形成された電気絶縁膜とを備える。基材は、銅とタングステンを含む合金、銅とモリブデンとを含む合金、銅とタングステンとモリブデンとを含む合金、アルミニウムと炭化シリコンを含む複合材料、および、シリコンと炭化シリコンとを含む複合材料からなる群より選ばれた1種の材料からなる。電気絶縁膜は、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜および酸化シリコン膜からなる群より選ばれた少なくとも1種の膜からなる複数層を含む。ここで、ダイヤモンド・ライク・カーボン（DLC）とは、天然ダイヤモンドと同じ炭素のSP³結合とグラファイトと同じ炭素のSP²結合とそれに水素との結合とを含む炭素の同素体または非晶質の炭化水素のことをいう。

【0012】

この発明に従った半導体装置用基板においては、電気絶縁膜の厚みは、基材の表面粗さ以上であるのが好ましい。この場合、基材の表面粗さはRmaxで0.1μm以上20μm以下であるのが好ましい。

【0013】

また、この発明に従った半導体装置用基板においては、欠陥部の深さが電気絶縁膜の厚みの2/3以下であるのが好ましい。

【0014】

さらに、この発明に従った半導体装置用基板においては、電気絶縁膜は、半導体素子が搭載される基材の表面の上に形成されているのが好ましい。

【0015】

この発明に従った半導体装置用基板においては、銅とタングステンを含む合金、銅とモリブデンとを含む合金、および、銅とタングステンとモリブデンとを含む合金は、銅を5質量%以上40質量%以下含むのが好ましい。

【0016】

この発明に従った半導体装置用基板においては、アルミニウムと炭化シリコンを含む複合材料は、アルミニウムを20質量%以上90質量%以下含むのが好ましい。

【0017】

この発明に従った半導体装置用基板においては、シリコンと炭化シリコンとを含む複合材料は、シリコンを10質量%以上35質量%以下含むのが好ましい。

【0018】

この発明に従った半導体装置は、基材と、この基材の少なくとも一部の表面の上に形成された電気絶縁膜と、この電気絶縁膜の上に接着された半導体素子とを備える。基材は、銅とタングステンを含む合金、銅とモリブデンとを含む合金、銅とタングステンとモリブデンとを含む合金、アルミニウムと炭化シリコンを含む複合材料、および、シリコンと炭化シリコンとを含む複合材料からなる群より選ばれた1種の材料からなる。電気絶縁膜は、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜および酸化シリコン膜からなる群より選ばれた少なくとも1種の膜からなる複数層を含む。

【0019】

なお、この発明において、電気絶縁膜は、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜および酸化シリコン膜からなる群より選ばれた2種以上の膜からなる複数層であってもよい。

【発明の効果】

【0020】

以上のように、この発明によれば、基材の少なくとも一部の表面の上に形成された電気絶縁膜が、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜および酸化シリコン膜からなる群より選ばれた少なくとも1種の膜からなる複数層を含むように構成されるので、その電気絶縁膜の上に半導体素子を固着しても、半導体素子と基材との間でより高い電気絶縁性を保つことができ、搭載される半導体素子の駆動電圧のより一層の安定化を図ることが可能となる。

【発明を実施するための最良の形態】

【0021】

図1は、この発明の半導体装置用基板の一つの実施の形態として半導体装置の概略的な断面構造を示す断面図である。

【0022】

図1に示すように、基材1は、半導体装置を構成するヒートシンク、放熱基板、ハウジング等の基材であり、一方の表面の中央部に凹部を有する。基材1を構成する材料は、銅-タンゲステン合金、銅-モリブデン合金、銅-タンゲステン-モリブデン合金、アルミニウムまたはアルミニウム合金中に炭化シリコンが分散した複合材料、または、シリコンまたはシリコン合金中に炭化シリコンが分散した複合材料のいずれかである。これらの材料は、半導体素子やパッケージ等の材料に近似した熱膨張率と高い熱伝導率とを兼ね備えている。熱膨張率は、実装される半導体素子の熱膨張率との整合性を図るために好ましくは $13 \times 10^{-6}/^{\circ}\text{C}$ 以下、より好ましくは $3 \times 10^{-6} \sim 8 \times 10^{-6}/^{\circ}\text{C}$ である。熱伝導率は、好ましくは $150\text{W/m}\cdot\text{K}$ 以上、より好ましくは $200\text{W/m}\cdot\text{K}$ 以上である。基材1の外周面を被覆するようにニッケルのめっき層2が形成されている。めっき層2が形成された基材1の凹部の表面を含む一部表面上に電気絶縁膜3が形成されている。電気絶縁膜3は、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜または酸化シリコン膜のいずれかの複数の層から構成されている。電気絶縁膜3の密着性を高めるために下地層としてチタン、クロム、ニッケル-クロム合金、タンタル、シリコンおよびそれらの化合物等の密着層を形成してもよい。密着層の厚みは $0.01 \sim 0.1\mu\text{m}$ であるのが好ましい。このようにして本発明の一つの実施の形態として半導体装置用基板が構成されている。

【0023】

基材1の凹部の表面の上に形成された電気絶縁膜3の上には、導電性樹脂層4を介して半導体チップ5が接着されて固着されている。半導体チップ5を覆うようにセラミックパッケージ6が配置され、基材1の表面の上に形成された電気絶縁膜3の上に導電性樹脂層4を介して接着されて固着されている。セラミックパッケージ6の代わりにプラスチックパッケージが用いられてもよい。このようにして半導体装置が構成されている。

【0024】

上述のように構成される半導体装置においては、半導体チップ5が搭載される基材1の凹部の表面上に形成された電気絶縁膜3は、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜または酸化シリコン膜のいずれかの複数の層から構成されている。このため、半導体チップ5と基材1との間でより高い電気絶縁性を保つことができる。特に、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜または酸化シリコン膜のいずれかの一つの層を基材1の表面の上に形成する段階で、成膜雰囲気、めっき層2への表面吸着物質、基材1の表面状態等に起因して、その一つの層の表面部分に微小な膜欠陥が不可避的に発生したとしても、複数の層が相補的に膜欠陥を補完するように作用する。これにより、一つの層の表面に微小欠陥が不可避的に発生して存在していたとしても、導電性樹脂層4を介して基材1と半導体チップ5とを接着した場合に、半導体チップの駆動電圧のより

一層の安定化を図るために必要な高い電気絶縁性を半導体チップ5と基材1との間で保つことができる。

【0025】

図2は、この発明の参考例として、基材の表面上に電気絶縁膜として1層のダイヤモンド・ライク・カーボン膜を形成した場合の概略的な断面構造を示す断面図(A)と(B)である。

【0026】

図2(A)に示すように、基材1の表面上に下地層としてチタン等からなる密着層7が形成されている。この密着層7の上に一つの層のダイヤモンド・ライク・カーボン膜からなる電気絶縁膜3が形成されている。この場合、基材1の表面状態等に起因した微小な膜欠陥として、電気絶縁膜3の表面の一部分に密着層7の表面を露出させる凹部Pが形成されている。図2(B)に示すように、電気絶縁膜3の上に半導体素子を固着するために導電性樹脂層4を形成すると、導電性樹脂層4と密着層7とが電気的に接觸し、基材1と導通し得る絶縁破壊部分Qが形成される。

【0027】

図3は、この発明の一つの実施の形態として、基材の表面上に電気絶縁膜として2層のダイヤモンド・ライク・カーボン膜を形成した場合の概略的な断面構造を示す断面図(A)と(B)である。

【0028】

図3(A)に示すように、基材1の表面上に下地層としてチタン等からなる密着層7が形成されている。この密着層7の上に二つの層のダイヤモンド・ライク・カーボン膜からなる絶縁層31と32が形成されている。この場合、基材1の表面状態等に起因した微小な膜欠陥として、絶縁層31の表面の一部分に密着層7の表面を露出させる凹部が形成されても、その上に形成される絶縁層32が凹部を充填して補完する。また、絶縁層32の表面の他の箇所に微小な膜欠陥として凹部が形成されても、絶縁層31の存在により、密着層7の表面を露出させることはない。このため、図3(B)に示すように、絶縁層32の上に半導体素子を固着するために導電性樹脂層4を形成すると、導電性樹脂層4と密着層7とが電気的に接觸せず、基材1との導通を阻止するように作用する絶縁部分Rが形成される。

【0029】

図4は、この発明のもう一つの参考例として、基材の表面上に電気絶縁膜として1層のダイヤモンド・ライク・カーボン膜を形成した場合の概略的な断面構造を示す断面図(A)と(B)である。

【0030】

図4(A)に示すように、基材1の表面上に下地層としてチタン等からなる密着層7が形成されている。この密着層7の上に一つの層のダイヤモンド・ライク・カーボン膜からなる電気絶縁膜3が形成されている。この場合、基材1の表面状態等に起因した微小な膜欠陥として、電気絶縁膜3の表面の一部分に密着層7の表面を露出させる凹部Pが2箇所形成されている。図4(B)に示すように、電気絶縁膜3の上に半導体素子を固着するために導電性樹脂層4を形成すると、導電性樹脂層4と密着層7とが電気的に接觸し、基材1と導通し得る絶縁破壊部分Qが形成される。

【0031】

図5は、この発明のもう一つの実施の形態として、基材の表面上に電気絶縁膜として3層のダイヤモンド・ライク・カーボン膜を形成した場合の概略的な断面構造を示す断面図(A)と(B)である。

【0032】

図5(A)に示すように、基材1の表面上に下地層としてチタン等からなる密着層7が形成されている。この密着層7の上に三つの層のダイヤモンド・ライク・カーボン膜からなる絶縁層31と32と33が形成されている。この場合、基材1の表面状態等に起因した微小な膜欠陥として、絶縁層31の表面の一部分に密着層7の表面を露出させる凹部が

2箇所形成されていても、その上に形成される絶縁層32と33が相補的に凹部を充填して補完する。このため、図5(B)に示すように、絶縁層33の上に半導体素子を固着するため導電性樹脂層4を形成すると、導電性樹脂層4と密着層7とが電気的に接触せず、基材1との導通を阻止するように作用する絶縁部分Rが形成される。

【0033】

上記の作用は、電気絶縁膜3としてダイヤモンド・ライク・カーボン膜の代わりに酸化アルミニウム膜または酸化シリコン膜のいずれかの層を複数層形成しても、得ることができます、また、密着層7を形成しない場合にも得ることができます。また、膜欠陥が亀裂および微小クラックの場合でも、同等の効果が得られる。

【0034】

上述のように構成される本発明の半導体装置用基板の実施の形態において、基材1を構成する材料が、銅を5～40質量%の範囲で含有する銅-タンゲステン合金、銅-モリブデン合金もしくは銅-タンゲステン-モリブデン合金、アルミニウムを20～90質量%の範囲で含有し、アルミニウムまたはアルミニウム合金中に炭化シリコンが分散した複合材料、または、シリコンを10～35質量%の範囲で含有し、シリコンまたはシリコン合金中に炭化シリコンが分散した複合材料のいずれかであれば、搭載される半導体チップ5との熱膨張率との整合性をより好ましく図ることができ、半導体チップ5の放熱性を高めることができる。

【0035】

銅の含有量が5～40質量%の範囲のとき、銅-タンゲステン合金の熱膨張率が $5 \times 10^{-6} \sim 12 \times 10^{-6}$ /℃程度である。これに対して、汎用の半導体チップを構成するシリコン、ゲルマニウム、ガリウム-砒素等の熱膨張率は $3 \times 10^{-6} \sim 4 \times 10^{-6}$ /℃程度である。また、汎用のセラミックパッケージを構成する材料の熱膨張率は $4 \times 10^{-6} \sim 10 \times 10^{-6}$ /℃程度である。これらの熱膨張率の関係から、銅の含有量が5～40質量%の範囲内であるのが好ましい。

【0036】

銅の含有量が5質量%未満であれば、銅-タンゲステン合金の熱膨張率が小さくなるため、酸化アルミニウムのセラミックパッケージ、またはシリコンの半導体チップと接合すると、熱膨張率の差に起因して基板が反る、半導体チップに歪みが生じるという問題が発生する。銅の含有量が40質量%を超えると、銅-タンゲステン合金の熱膨張率が大きくなるため、酸化アルミニウムのセラミックパッケージ、またはシリコンの半導体チップと接合すると、熱膨張率の差に起因して基板が反る、半導体チップに歪みが生じるという問題が発生する。銅の含有量は7～20質量%の範囲内であるのがより好ましい。

【0037】

アルミニウムの含有量が20～90質量%の範囲のとき、アルミニウムまたはアルミニウム合金中に炭化シリコンが分散した複合材料の熱膨張率が $8 \times 10^{-6} \sim 20 \times 10^{-6}$ /℃程度である。これに対して、汎用の半導体チップを構成するシリコン、ゲルマニウム、ガリウム-砒素等の熱膨張率は $3 \times 10^{-6} \sim 4 \times 10^{-6}$ /℃程度である。また、汎用のプラスチックパッケージを構成する材料の熱膨張率は $7 \times 10^{-6} \sim 13 \times 10^{-6}$ /℃程度である。これらの熱膨張率の関係から、アルミニウムの含有量が20～90質量%の範囲内であるのが好ましい。

【0038】

アルミニウムの含有量が20質量%未満であれば、アルミニウムの量が相対的に少なくなるので複合材料の緻密化が困難になる。アルミニウムの含有量が90質量%を超えると、複合材料の熱膨張率が大きくなるため、プラスチックパッケージと接合すると、熱膨張率の差に起因して基板が反るという問題が発生する。アルミニウムの含有量は40～70質量%の範囲内であるのがより好ましい。

【0039】

シリコンの含有量が10～35質量%の範囲のとき、シリコンまたはシリコン合金中に炭化シリコンが分散した複合材料の熱膨張率が 5×10^{-6} 以下であり、熱伝導率が20

0 W/m·K以上である。これに対して、汎用の半導体チップを構成するシリコン、ゲルマニウム、ガリウム・砒素等の熱膨張率は $3 \times 10^{-6} \sim 4 \times 10^{-6}$ /°C程度である。また、汎用のセラミックパッケージを構成する材料の熱膨張率は $4 \times 10^{-6} \sim 10 \times 10^{-6}$ /°C程度である。これらの熱膨張率の関係から、シリコンの含有量が10～35質量%の範囲内であるのが好ましい。また、この範囲内でなければ、シリコンまたはシリコン合金中に炭化シリコンが分散した複合材料の製造が困難になる。

【0040】

シリコンの含有量が10質量%未満であれば、溶浸法ではシリコンの含浸が困難であり、複合材料に巣が発生しやすく、複合材料の熱伝導率が低くなる。シリコンの含有量が35質量%を超えると、シリコンの溶浸前の炭化シリコン成形体の機械強度が小さいため、ハンドリングが難しく、複合材料の製造が困難となる。また、炭化シリコンの含有量が減少するため、複合材料の熱伝導率が低下する。シリコンの含有量は15～25質量%の範囲内であるのがより好ましい。

【0041】

上記の実施の形態において、電気絶縁膜3の厚みは、基材1の表面粗さ(Rmax)以上であるのが好ましい。電気絶縁膜3の厚みが基材1の表面粗さよりも小さい場合、部分的に電気絶縁膜3の厚みが薄くなるので高い電気絶縁性を保つことができなくなる。電気絶縁膜3の厚みは、基材1の表面粗さの2倍以上であるのがより好ましい。

【0042】

基材1の表面粗さは、Rmaxで0.1～20μmの範囲内であるのが好ましい。基材1の表面粗さがRmaxで20μmを超えると、基材1の表面の上に形成される電気絶縁膜3の厚みが不均一になり、厚みの薄い部分ができ、または電気絶縁膜3にピンホールが発生するので高い電気絶縁性を保つことができなくなる。また、この場合、導電性樹脂層4を形成する際に導電性樹脂層4とめっき層2の表面との間に空隙が生じやすくなり、導電性樹脂層4と基材1との接合強度のばらつきが大きくなる。基材1の表面粗さがRmaxで0.1μm未満であると、導電性樹脂層4を形成する際に充分なアンカー効果を得ることが困難となるので、導電性樹脂層4と基材1との密着性が低下する。基材1の表面粗さは、Rmaxで0.1～8μmの範囲内であるのがより好ましい。

【0043】

電気絶縁膜3には欠陥が存在しないのが好ましい。電気絶縁膜3が欠陥部を有する場合、欠陥部の深さが電気絶縁膜3の厚みの2/3以下であるのが好ましい。欠陥部の深さが電気絶縁膜3の厚みの2/3を超える場合、電気絶縁膜3の厚みが部分的に薄くなり、高い電気絶縁性を保つことができない部分が生じることがある。

【0044】

電気絶縁膜3は複数の層から形成されるが、2～4の層から形成されるのが好ましい。層の数が5を超えると、成膜工数が多くなり、成膜に要するコストが高くなるとともに、生産性が低下する。電気絶縁膜3は3または4の層から形成されるのがより好ましい。

【0045】

電気絶縁膜3を構成するダイヤモンド・ライク・カーボン膜はCVD法、スパッタリング法等によって形成されるのが好ましい。酸化アルミニウム膜は、アルミニウムを蒸着した後、陽極酸化処理を施す方法等によって形成されるのが好ましい。酸化シリコン膜は、CVD法等によって形成されるのが好ましい。

【0046】

なお、電気絶縁膜3は、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜および酸化シリコン膜からなる群より選ばれた2種以上の膜からなる複数層であってもよい。

【実施例】

【0047】

表1と表2に示す条件(基材の表面粗さRmax、電気絶縁膜の材質、1層あたりの膜厚、層数、総膜厚、欠陥深さ)で図6に示すように基材1の表面上に電気絶縁膜3を形成することによって実験例No.1～36の半導体装置用基板を作製した。

【0048】

基材は厚みが1.5mm、一辺が41mmの正方形の板を用いた。基材の材質としては、実験例1～6、11～18ではタンゲステンを90質量%、銅を10質量%含有するタンゲステン・銅合金、実験例7ではタンゲステンを95質量%、銅を5質量%含有するタンゲステン・銅合金、実験例8ではタンゲステンを85質量%、銅を15質量%含有するタンゲステン・銅合金、実験例9ではタンゲステンを80質量%、銅を20質量%含有するタンゲステン・銅合金、実験例10ではタンゲステンを60質量%、銅を40質量%含有するタンゲステン・銅合金、実験例19～24ではモリブデンを85質量%、銅を15質量%含有するモリブデン・銅合金、実験例25～30では30質量%のアルミニウム中に70質量%の炭化シリコンが分散した複合材料、実験例31～36では20質量%のシリコン中に80質量%の炭化シリコンが分散した複合材料を用いた。

【0049】

一例として、タンゲステンを90質量%、銅を10質量%含有するタンゲステン・銅合金の基材は次のようにして溶浸法により製造して準備した。

【0050】

平均粒径が5μmのタンゲステン粉末にニッケル粉末を0.2質量%添加し、混合した。この混合粉末を攪拌混合機に入れ、アクリル系バインダーを総質量に対して1質量%添加し、さらに混合媒体としてアルコールを使用して1時間混合し、平均粒径が約100μmの2次粒子を作製した。この粉末を粉末プレスにて成形し、厚みが2mm、一辺が46mmの正方形の平板状成形体を作製した。得られた成形体を水素気流中にて温度400℃で1時間加熱して、続けて温度900℃で1時間加熱して、バインダー成分を除去した。次に、水素気流中において温度1300℃で成形体を焼結した。得られた焼結体に対して空孔量を充填するのに充分な銅板を作製し、その銅板に焼結体を載せた状態で、水素気流中にて温度1200℃まで加熱し、タンゲステンを90質量%、銅を10質量%含有するタンゲステン・銅合金を得た。研削加工、フライス加工、NC加工により、合金の上下面および外周面に付着した余剰の銅を除去するとともに、表面粗さがRmaxで3μm、5μm、10μm、20μmとなるように加工し、一方の表面の中央部に凹部を有する厚みが1.5mm、一辺が41mmの正方形の平板状基材を得た。さらに防食性を付与するために、基材の表面に電解、無電解ニッケルめっきにより、厚みが2μmのニッケル層を形成し、基材の試料とした。

【0051】

アルミニウム中に炭化シリコンが分散した複合材料は次のようにして焼結法により製造して準備した。

【0052】

平均粒径が25μmのアルミニウム粉末と平均粒径が50μmの炭化シリコン粉末とを炭化シリコンが70質量%となるように配合し、攪拌混合機に入れ、1時間混合し、アルミニウム炭化シリコン原料粉末を得た。得られた原料粉末を、粉末プレスにてサンプル形状の金型を使用して成形し、一方の表面の中央部に凹部を有する厚みが1.5mm、一辺が41mmの正方形の平板状成形体を作製した。この成形体を窒素気流中において温度700℃で2時間焼結し、30質量%のアルミニウム中に70質量%の炭化シリコンが分散した複合材料を得るとともに、プラスト加工により表面粗さがRmaxで3μmになるように複合材料の表面を加工し、一方の表面の中央部に凹部を有する厚みが1.5mm、一辺が41mmの正方形の平板状基材を作製した。

【0053】

シリコン中に炭化シリコンが分散した複合材料は次のようにして溶浸法により製造して準備した。

【0054】

平均粒径が70μmと5μmの炭化シリコン粉末を質量比で3:1となるように混合した粉末にパラフィンバインダーを総質量に対して3%添加し、エタノール中でボールミルを用いて混合した。得られたスラリーを噴霧乾燥して顆粒とし、粉末プレスにてサンプル

形状の金型を使用して成形し、一方の表面の中央部に凹部を有する厚みが2.0mm、一辺が41mmの正方形の平板状成形体を作製した。得られた成形体を気圧1.33Pa(1×10^{-2} Torr)の真空中で温度400℃まで昇温してバインダーを除去した。さらに、この成形体を真空中にて温度1600℃で1時間、予備焼結することにより、予備焼結体を作製した。次に、平均粒径が $3\text{ }\mu\text{m}$ のシリコン粉末を粉末プレスにて厚みが1mm、一辺が42mmの正方形の平板状に成形し、溶浸剤を作製した。後工程で溶浸剤を接触させる予備焼結体の表面(凹部を有する表面と反対側の表面)以外のすべての表面に、窒化チタン粉末をエタノール中に分散させたものを塗布した後、乾燥し、窒化チタン粉末からなる溶出防止剤の層を形成した。その後、溶出防止剤の層が形成されていない予備焼結体の表面に溶浸剤を接触させて、アルゴンガス雰囲気中にて温度1600℃で溶浸した。溶浸後、溶融物が溶出防止剤を塗布した面には溶出せず、溶浸剤と接触させた面にのみ溶出されることにより、20質量%のシリコン中に80質量%の炭化シリコンが分散した複合材料を得た。ブラスト加工により溶出防止剤を除去し、研削加工により溶出物を除去するとともに、表面粗さがRmaxで $3\text{ }\mu\text{m}$ になるように複合材料の表面を加工し、一方の表面の中央部に凹部を有する厚みが1.5mm、一辺が41mmの正方形の平板状基材を作製した。

【0055】

電気絶縁膜を構成する酸化アルミニウム(Al_2O_3)膜は、以下の条件でアルミニウムを蒸着した後、陽極酸化処理を施すことにより基材の表面上に形成した。

【0056】

蒸着装置を使用し、基材の温度を250℃にして気圧13.3Pa(0.1Torr)の真空中にてアルゴンボンバーを基材の表面で20分間実施し、続いて気圧 6.65×10^{-3} Pa(5×10^{-5} Torr)の真空中にてアルミニウム蒸着膜を基材の表面上に形成した。次に、17質量%の硫酸電解溶液中にて温度20℃、電流密度 100 A/m^2 の条件で酸化アルミニウム膜を生成させた後、沸騰水に浸漬し、封孔処理を施した。また、上記の工程を繰り返し、酸化アルミニウム膜の積層膜を形成した。

【0057】

電気絶縁膜を構成するダイヤモンド・ライク・カーボン(DLC)膜は、以下の条件でプラズマCVD法により基材の表面上に形成した。なお、DLC膜を形成する場合、下地層として予め基材の表面上にチタン膜をスパッタリング法により $0.1\text{ }\mu\text{m}$ の厚みで形成した。

【0058】

基材の表面を有機物により超音波洗浄した後、基材をプラズマCVD装置に取り付け、さらに窒素ブローにより、基材の表面の付着物を除去した。プラズマCVD装置のチャンバー内の気圧が 2×10^{-3} Paになるまで真空排気し、基材を温度200℃に加熱した状態で、アルゴンボンバーを基材の表面で20分間実施した後、スパッタリングによりチタン膜を基材の表面上に $0.1\text{ }\mu\text{m}$ の厚みで形成した。続いて、アセチレンガスを流量 $3 \times 10^{-4}\text{ m}^3/\text{min}$ (300 cc/min)でチャンバー内に供給してDLC膜を形成した。DLC膜が形成された基材を冷却した後、脱気処理を施した。また、上記の窒素ブローから脱気処理までの工程を繰り返し、DLC膜の積層膜を形成した。

【0059】

電気絶縁膜を構成する酸化シリコン(SiO_2)膜は、以下の条件でプラズマCVD法により基材の表面上に形成した。

【0060】

基材の表面を有機物により超音波洗浄した後、基材をプラズマCVD装置に取り付け、さらに窒素ブローにより、基材の表面の付着物を除去した。プラズマCVD装置のチャンバー内の気圧が 1×10^{-1} Paになるまで真空排気し、基材を温度350℃に加熱した状態で、TEOS(Tetra-ethoxy Silane: $\text{Si(OCH}_2\text{H}_5)_4$)ガスを流量 $3 \times 10^{-5}\text{ m}^3/\text{min}$ (30 cc/min)、酸素ガスを流量 $9 \times 10^{-4}\text{ m}^3/\text{min}$ (900 cc/min)でチャンバー内に供給して酸化シリコン膜を形成した。酸化シリコン膜が形成され

た基材を冷却した後、脱気処理を施した。また、上記の窒素プローフから脱気処理までの工程を繰り返し、酸化シリコン膜の積層膜を形成した。

【0061】

【表1】

実験例 No.	基材 表面粗さ R _{max} (μ m)	絶縁膜					電気 絶縁性 評価
		材質	膜厚 (μ m/層)	層数	総膜厚 (μ m)	欠陥深さ (μ m)	
1	3	Al ₂ O ₃	1	1	1	1	4/30
2	3	Al ₂ O ₃	2	1	2	2	15/30
3	3	Al ₂ O ₃	3	1	3	3	17/30
4	3	Al ₂ O ₃	1	2	2	2	25/30
5	3	Al ₂ O ₃	1	3	3	2	30/30
6	3	Al ₂ O ₃	3	2	6	2	30/30
7	3	Al ₂ O ₃	1	3	3	2	30/30
8	3	Al ₂ O ₃	1	3	3	1	30/30
9	3	Al ₂ O ₃	1	3	3	1	30/30
10	3	Al ₂ O ₃	1	3	3	2	30/30
11	5	Al ₂ O ₃	1	3	3	3	17/30
12	5	Al ₂ O ₃	3	3	9	2	30/30
13	10	Al ₂ O ₃	5	4	20	10	30/30
14	20	Al ₂ O ₃	5	4	20	20	25/30
15	3	DLC	2	1	2	2	19/30
16	3	DLC	1	3	3	2	30/30
17	3	SiO ₂	2	1	2	2	23/30
18	3	SiO ₂	1	3	3	2	30/30

【0062】

【表2】

実験例 No.	基材 表面粗さ R_{max} (μm)	絶縁膜					電気 絶縁性 評価
		材質	膜厚 (μm /層)	層数	総膜厚 (μm)	欠陥深さ (μm)	
19	3	Al_2O_3	2	1	2	2	21/30
20	3	Al_2O_3	1	3	3	2	30/30
21	3	DLC	2	1	2	2	19/30
22	3	DLC	1	3	3	2	30/30
23	3	SiO_2	2	1	2	2	21/30
24	3	SiO_2	1	3	3	2	30/30
25	3	Al_2O_3	1	2	2	2	28/30
26	3	Al_2O_3	1	3	3	2	30/30
27	3	DLC	1	2	2	2	15/30
28	3	DLC	1	3	3	2	30/30
29	3	SiO_2	1	2	2	2	27/30
30	3	SiO_2	1	3	3	2	30/30
31	3	Al_2O_3	2	1	2	2	18/30
32	3	Al_2O_3	2	3	6	2	30/30
33	3	DLC	2	1	2	2	20/30
34	3	DLC	2	3	6	2	30/30
35	3	SiO_2	2	1	2	2	23/30
36	3	SiO_2	2	3	6	2	30/30

以上のようにして作製された半導体装置用基板の電気絶縁性を評価した。

【0063】

図6は、半導体装置用基板の電気絶縁性を評価する方法を概略的に示す模式図である。図6に示すように、基材1の表面上に形成された電気絶縁膜3の上に導電性樹脂層4を介して導電性金属板8を接着して固着した。用いた導電性樹脂層4の組成は、銀フィラーラー入りの熱硬化性樹脂である。用いた導電性金属板8の材質は、銅である。基材1と導電性金属板8との間に電圧を印加し、絶縁破壊電圧を絶縁抵抗測定器で測定した。その結果、絶縁破壊電圧値が2V以上を示したもの良品とした。表1と表2中の「電気絶縁性評価」は測定サンプル数に対する良品の割合を示す。

【0064】

表1と表2に示される結果から、1層からなる絶縁膜を形成した実験例に比べて、複数層からなる絶縁膜を形成した実験例は電気絶縁性の評価が高いことがわかる。また、複数層からなる絶縁膜を形成した実験例のうち、基材の表面粗さ以上の総膜厚を有する絶縁膜を形成した実験例は電気絶縁性の評価がより高いことがわかる。さらに、複数層からなる絶縁膜を形成した実験例のうち、欠陥深さが絶縁膜の総膜厚の2/3以下である実験例は電気絶縁性の評価がより高いことがわかる。

【0065】

以上に開示された実施の形態と実施例はすべての点で例示であって制限的なものではないと考慮されるべきである。本発明の範囲は、以上の実施の形態や実施例ではなく、特許

請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内のすべての修正や変形を含むものである。

【図面の簡単な説明】

【0066】

【図1】この発明の半導体装置用基板の一つの実施の形態として半導体装置の概略的な断面構造を示す断面図である。

【図2】この発明の参考例として、基材の表面上に電気絶縁膜として1層のダイヤモンド・ライク・カーボン膜を形成した場合の概略的な断面構造を示す断面図（A）と（B）である。

【図3】この発明の一つの実施の形態として、基材の表面上に電気絶縁膜として2層のダイヤモンド・ライク・カーボン膜を形成した場合の概略的な断面構造を示す断面図（A）と（B）である。

【図4】この発明のもう一つの参考例として、基材の表面上に電気絶縁膜として1層のダイヤモンド・ライク・カーボン膜を形成した場合の概略的な断面構造を示す断面図（A）と（B）である。

【図5】この発明のもう一つの実施の形態として、基材の表面上に電気絶縁膜として3層のダイヤモンド・ライク・カーボン膜を形成した場合の概略的な断面構造を示す断面図（A）と（B）である。

【図6】この発明の実施例において、半導体装置用基板の電気絶縁性を評価する方法を概略的に示す模式図である。

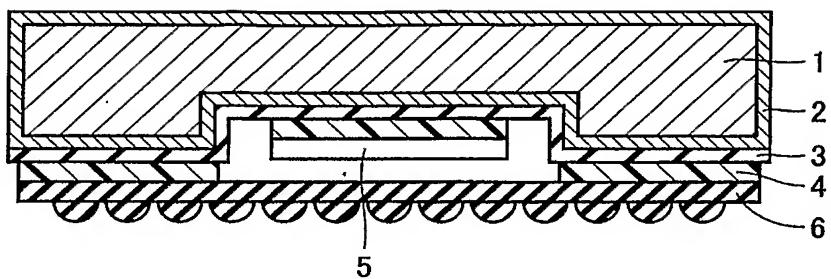
【図7】従来の半導体装置の概略的な断面構造を示す断面図である。

【符号の説明】

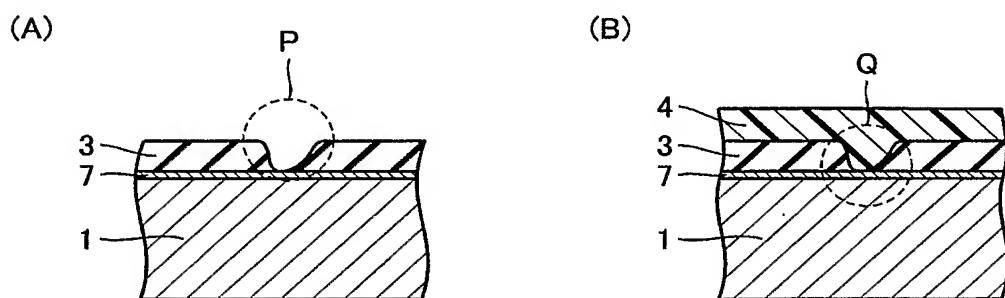
【0067】

1：基材、2：めっき層、3：電気絶縁膜、4：導電性樹脂層、5：半導体チップ、6：セラミックパッケージ。

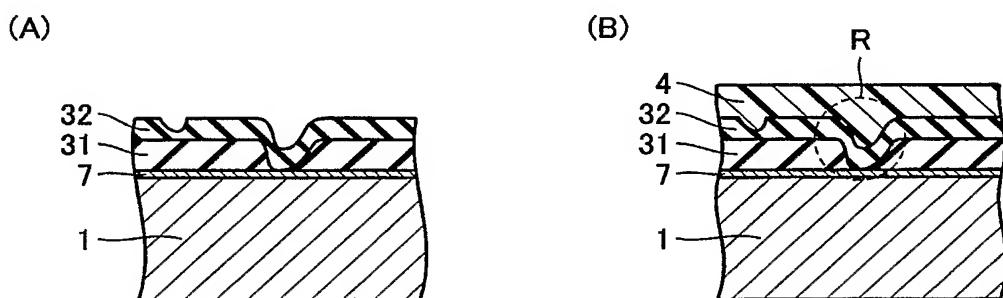
【書類名】 図面
【図 1】



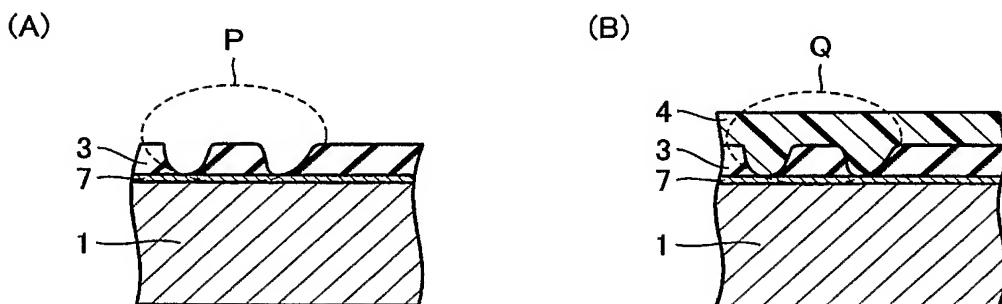
【図 2】



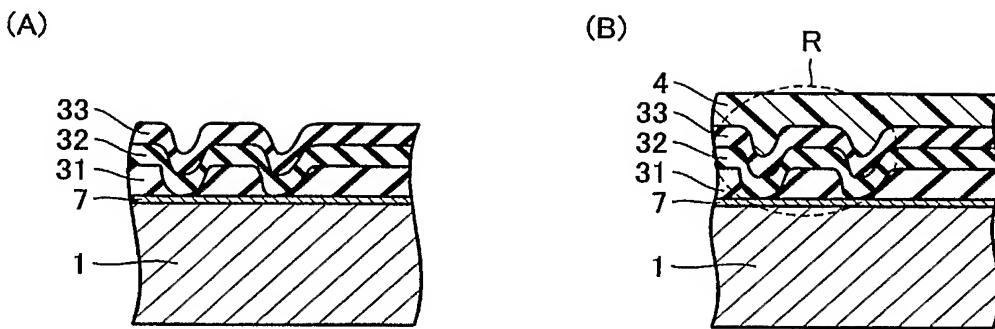
【図 3】



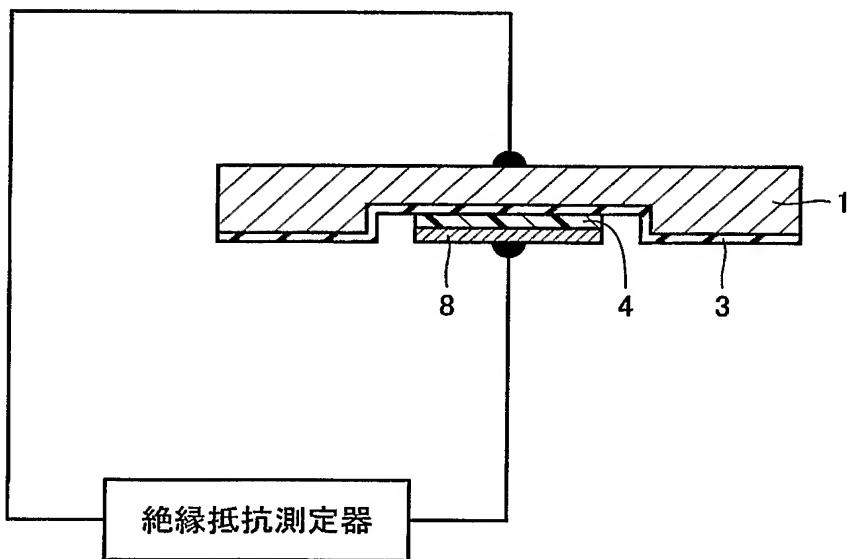
【図 4】



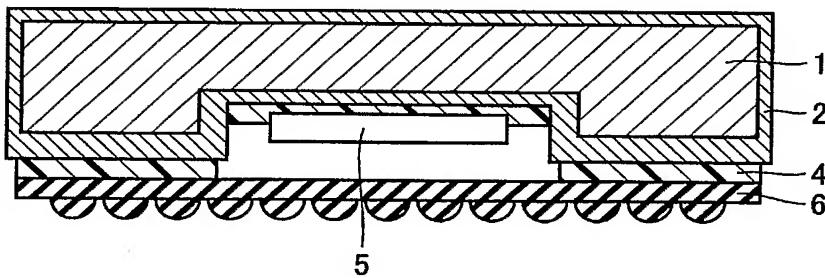
【図5】



【図6】



【図7】



【書類名】要約書

【要約】

【課題】 搭載される半導体素子の駆動電圧のより一層の安定化を図ることが可能な半導体装置用基板の構成を提供することである。

【解決手段】 半導体装置用基板は、基材1と、この基材1の少なくとも一部の表面の上に形成された電気絶縁膜3とを備える。基材1は、銅とタンクステンを含む合金、銅とモリブデンとを含む合金、銅とタンクステンとモリブデンとを含む合金、アルミニウムと炭化シリコンを含む複合材料、および、シリコンと炭化シリコンとを含む複合材料からなる群より選ばれた1種の材料からなる。電気絶縁膜3は、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜および酸化シリコン膜からなる群より選ばれた少なくとも1種の膜からなる複数層を含む。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2004-085969
受付番号	50400481933
書類名	特許願
担当官	第五担当上席 0094
作成日	平成16年 3月25日

<認定情報・付加情報>

【提出日】	平成16年 3月24日
-------	-------------

特願 2004-085969

出願人履歴情報

識別番号 [000220103]

1. 変更年月日
[変更理由]

2000年10月16日

名称変更

住所変更

東京都台東区北上野二丁目23番5号
株式会社アライドマテリアル